

周波数領域等化

高速伝送に伴い伝送路のパス数が増加するため、時間領域等化では多くのタップ数を必要とし、FPGAの処理量が膨大となってしまいます。このため、長遅延伝送路において時間領域等化では対応できず、ビット誤り率(BER)が著しく劣化します。そこで、ワンタップで等化処理が行なえ、長遅延となる電力電搬送の伝送路にも対応できる、周波数領域等化の開発を行いました。

